

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-143563

(43)Date of publication of application : 28.05.1999

(51)Int.Cl.

G05F 3/30

(21)Application number : 09-313260

(71)Applicant : MATSUSHITA ELECTRIC IND
CO LTD

(22)Date of filing :

14.11.1997

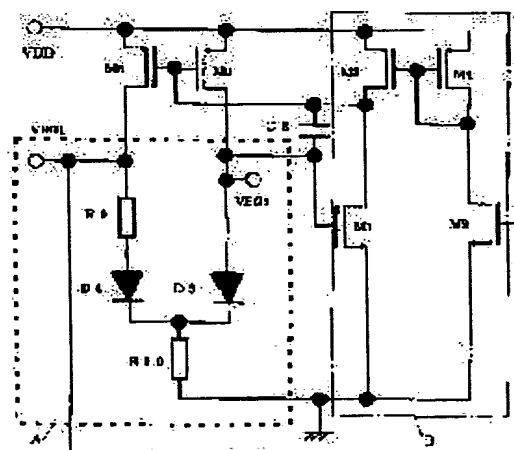
(72)Inventor : OZASA MASAYUKI

(54) REFERENCE VOLTAGE GENERATION CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a reference voltage generation circuit capable of stably operating under the input condition of low voltage.

SOLUTION: This circuit is provided with a band gap voltage generation circuit A which has a diode pair R9 and R10 which generate band gap voltage, a 1st resistance R9 and a 2nd resistance R10, a 1st MOS transistor pair M1 and M2 which converts band gap voltage into current and is performed differential configuration, a 2nd MOS transistor pair M3 and M4 which constitutes a current mirror that compares the current and a 3rd MOS transistor pair M5 and M6 which is driven by voltage that is generated by an output of the current mirror and feedbacks current to respective diode pair R9 and R10. The 1st MOS transistor pair M1 and M2 and the 2nd MOS transistor pair M3 and M4 detect finite difference of the band gap voltage that appear at each diode of the band gap voltage generation circuit and performs voltage multiplication, the 3rd MOS transistor pair M5 and M6 feedbacks current to a diode pair. Thus, the circuit can stably operate under the input condition of low voltage.



LEGAL STATUS

[Date of request for examination]

18.10.1999

[Date of sending the examiner's decision of
rejection]

[Kind of final disposal of application other
than the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number] 3352928

[Date of registration] 20.09.2002

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-143563

(43) 公開日 平成11年(1999) 5月28日

(51) Int.Cl.[°]

G 0 5 F 3/30

識別記号

F I

G 0 5 F 3/30

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平9-313260

(22) 出願日 平成9年(1997)11月14日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 小笹 正之

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

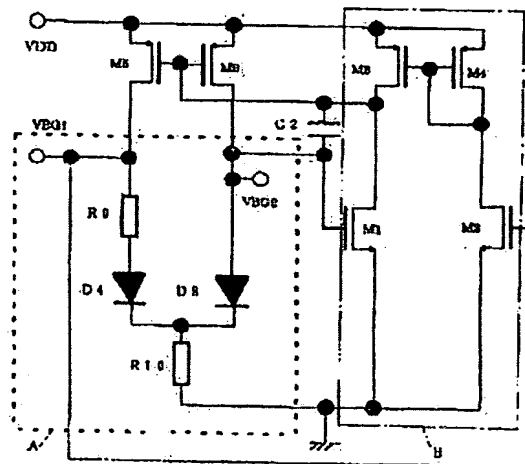
(74) 代理人 弁理士 宮井 暎夫

(54) 【発明の名称】 基準電圧発生回路

(57) 【要約】

【課題】 低電圧の入力条件下で安定に動作することができる基準電圧発生回路を提供する。

【解決手段】 バンドギャップ電圧を発生するためのダイオード対 R 9、R 10、第1の抵抗 R 9、第2の抵抗 R 10を有するバンドギャップ電圧発生回路 A と、バンドギャップ電圧を電流に変換する差動構成された第1の MOS トランジスタ対 M1、M2 と、その電流を比較するカレントミラーを構成する第2 MOS トランジスタ対 M3、M4 と、このカレントミラーの出力に発生する電圧により駆動されてダイオード対 R 9、R 10 にそれぞれ電流を帰還する第3の MOS トランジスタ対 M5、M6 とを備えている。



A...ギャップ電圧発生回路
R 9...第1の抵抗
R 10...第2の抵抗
D 3、D 4...ダイオード対
M1、M2...第1のMOSトランジスタ
M3、M4...第2のMOSトランジスタ
M5、M6...第3のMOSトランジスタ
C 2...コンデンサ

【特許請求の範囲】

【請求項1】 バンドギャップ電圧を発生するためのダイオード対を有しこのダイオード対の電圧差を電流に変換する第1の抵抗を有し前記ダイオード対のそれぞれの電流を電圧変換する第2の抵抗を有するバンドギャップ電圧発生回路と、このバンドギャップ電圧発生回路の前記ダイオード対により発生されたそれぞれの前記バンドギャップ電圧を電流に変換する差動構成された第1のMOSトランジスタ対と、この第1のMOSトランジスタ対で発生した電流を比較するカレントミラーを構成する第2 MOSトランジスタ対と、このカレントミラーの出力に発生する電圧により駆動されて前記ダイオード対にそれぞれ電流を帰還する第3のMOSトランジスタ対とを備えた基準電圧発生回路。

【請求項2】 電圧源にソースが共通接続され、ドレインから略等しい値の出力電流を取り出すMOSトランジスタ対と、

ダイオードと抵抗の直列接続回路に前記MOSトランジスタ対の一方の出力電流が与えられ、この直列接続回路に発生した電圧に、零を含む所定の電圧が付加された電圧を出力する第1の縦続接続回路と、

ダイオードに前記MOSトランジスタ対の他方の出力電流が与えられ、このダイオードに発生した電圧に前記所定の電圧が付加された電圧を出力する第2の縦続接続回路と、

前記第1の縦続接続回路および前記第2の縦続接続回路の出力電圧を比較して出力部から差電圧を取り出す比較器と、

この比較器の出力部に接続され、前記差電圧を平滑化して平滑電圧を前記MOSトランジスタ対の各ゲートに出力するフィルタ回路と、

前記MOSトランジスタ対、前記第1の縦続接続回路、前記第2の縦続接続回路、前記比較器および前記フィルタ回路で閉ループを構成し、前記第1の縦続接続回路および前記第2の縦続接続回路の前記所定の電圧が付加された電圧を出力電圧とすることを特徴とする基準電圧発生回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は電子機器、電子回路に使用する基準電圧発生回路に関するものである。

【0002】

【従来の技術】従来、電子機器や電子回路に使用する基準電圧発生回路については特開平6-309051号公報に開示されている。図4は従来の基準電圧発生回路の構成図である。図4において、Q1、Q2は基準電流を発生するトランジスタ、R1、R2は抵抗である。M7、M8は電流源を構成するMOSトランジスタである。トランジスタQ1、Q2と抵抗R1がウィドラーカレントミラーを構成し、Q1のベース、エミッタ間とQ

2のベース、エミッタ間との電圧差を抵抗R1で電流に変換する。その電流をMOSトランジスタM7、M8で折り返して抵抗R2で電圧に変換する。トランジスタQ1のベース、エミッタ間の電圧と抵抗R2で発生した電圧の和がバンドギャップ電圧として出力端子VBGに発生する。

【0003】さらに、従来、電子機器や電子回路に使用する基準電圧発生回路について、特開平5-173659号公報に開示されている。図5は別の従来の基準電圧発生回路の構成図である。図5において、D1、D2は基準電圧を発生するダイオード、R3は抵抗である。R4、R5は基準電圧を増幅する抵抗である。OPは基準電圧を比較し、抵抗R4、R5の接続点に帰還する演算増幅器である。ダイオードD1に発生する電圧とダイオードD2と抵抗R3とにより発生する電圧を演算増幅器OPで比較し、その出力結果を抵抗R4、R5の接続点に帰還する構成にしている。これによりバンドギャップ電圧としての基準電圧が演算増幅器OPの出力に接続された出力端子VBGに発生する。

【0004】さらに、従来、電子機器や電子回路に使用する基準電圧発生回路については特開平3-123209号公報に開示されている。図6はこの従来の基準電圧発生回路の構成図である。図6において、Q3、Q4は基準電流を発生するトランジスタ、R8は抵抗である。R6、R7は基準電圧を増幅する抵抗である。OPは抵抗R6、R7でそれぞれ発生した電圧を比較し、トランジスタQ3、Q4のベースの接続点に帰還する演算増幅器である。トランジスタQ3で発生するエミッタ電流を抵抗R7で受け電圧に変換する。トランジスタQ4と抵抗R8とにより発生する電流を抵抗R6で受け電圧に変換する。それぞれ抵抗R7、R6で発生した電圧を演算増幅器OPで比較し、その出力結果をトランジスタQ3、Q4のベースの接続点に帰還する構成にしている。これによりバンドギャップ電圧としての基準電圧が演算増幅器OPの出力に接続された出力端子VBGに発生する。

【0005】

【発明が解決しようとする課題】従来、電子機器および電子回路に使用する基準電圧発生回路において、基準電圧を発生する場合に、低電圧の入力条件下での安定な動作が課題であった。たとえば、図4の特開平6-309051号公報に開示されている従来例では帰還利得がせいぜい10倍程度であり、カレントミラーM7、M8で生じる電流差を吸収しきれない。

【0006】また、図5の特開平5-173659号公報に開示されている従来例や、特開平3-123209号公報に開示されている従来例では演算増幅器OPを用いることにより帰還利得を大きく設定することはできるが、演算増幅器OPの動作電圧以下には下げられないという欠点を持っている。例えば、簡単な演算増幅器OP

の具体的な回路を図7に示す。図7において、M9～M17はMOSトランジスタ、C1はコンデンサ、VDDは電源、GNDは接地、+は非反転入力端子、-は反転入力端子、OUTは出力端子である。この回路の場合、少なくとも3ボルト程度の電源が必要となる。

【0007】この発明は、上記従来の課題を解決するものであり、低電圧の入力条件下で安定に動作することができる基準電圧発生回路を提供することを目的とする。

【0008】

【課題を解決するための手段】請求項1記載の基準電圧発生回路は、バンドギャップ電圧を発生するためのダイオード対を有しこのダイオード対の電圧差を電流に変換する第1の抵抗を有しダイオード対のそれぞれの電流を電圧変換する第2の抵抗を有するバンドギャップ電圧発生回路と、このバンドギャップ電圧発生回路のダイオード対により発生されたそれぞれのバンドギャップ電圧を電流に変換する差動構成された第1のMOSトランジスタ対と、この第1のMOSトランジスタ対で発生した電流を比較するカレントミラーを構成する第2 MOSトランジスタ対と、このカレントミラーの出力に発生する電圧により駆動されてダイオード対にそれぞれ電流を帰還する第3のMOSトランジスタ対とを備えたものである。

【0009】請求項1記載の基準電圧発生回路によれば、バンドギャップ電圧発生回路の各ダイオードに現れるバンドギャップ電圧の差分を第1のMOSトランジスタ対および第2のMOSトランジスタ対で検出し電圧増幅して、第3のMOSトランジスタ対でダイオード対に電流帰還することにより、低電圧の入力条件下で安定に動作することができる。

【0010】請求項2記載の基準電圧発生回路は、電圧源にソースが共通接続され、ドレインから略等しい値の出力電流を取り出すMOSトランジスタ対と、ダイオードと抵抗の直列接続回路にMOSトランジスタ対の一方の出力電流が与えられ、この直列接続回路に発生した電圧に、零を含む所定の電圧が付加された電圧を出力する第1の縦続接続回路と、ダイオードにMOSトランジスタ対の他方の出力電流が与えられ、このダイオードに発生した電圧に所定の電圧が付加された電圧を出力する第2の縦続接続回路と、第1の縦続接続回路および第2の縦続接続回路の出力電圧を比較して出力部から差電圧を取り出す比較器と、この比較器の出力部に接続され、差電圧を平滑化して平滑電圧をMOSトランジスタ対の各ゲートに出力するフィルタ回路と、MOSトランジスタ対、第1の縦続接続回路、第2の縦続接続回路、比較器およびフィルタ回路で閉ループを構成し、第1の縦続接続回路および第2の縦続接続回路の所定の電圧が付加された電圧を出力電圧とすることを特徴とするものである。

【0011】請求項2記載の基準電圧発生回路によれば、請求項1と同様な効果がある。

【0012】

【発明の実施の形態】以下この発明の一実施の形態について、図1により説明する。図1は一実施の形態における基準電圧発生回路の回路構成例を示すものである。図1において、D3、D4は電圧を発生するダイオード、R9はダイオードD3、D4で発生した電圧差を電流に変換する第1の抵抗、R10はダイオードD3、D4に流れるそれぞれの電流の和を電圧に変換する第2の抵抗である。具体的にはダイオードD4に第1の抵抗R9を直列に接続し、ダイオードD3、D4の共通接続部に第2の抵抗R10を接続し、ダイオードD3、D4のアノードを電源VDD側に接続しカソードを接地側に接続し、ダイオードD3のアノードに出力端子V BG2を接続し、第1の抵抗R9に出力端子V BG1を接続している。M1とM2はダイオードD3、D4および抵抗R9、R10で発生した電圧を比較し電流に変換するMOSトランジスタ対で差動対を構成するもので、MOSトランジスタM2のゲートを出力端子V BG1側に接続し、MOSトランジスタM1のゲートを出力端子V BG2側に接続している。M3とM4はMOSトランジスタM1、M2で変換された電流を比較するカレントミラーを構成するMOSトランジスタ対であり、それぞれMOSトランジスタM1、M2に直列に接続している。M5、M6はMOSトランジスタM3に現れた電圧を電流に変換するMOSトランジスタ対であり、ダイオードD3、D4のアノード側に直列に接続し、MOSトランジスタM3のMOSトランジスタM1接続側をMOSトランジスタM5、M6のゲートに接続している。ダイオードD3、D4と抵抗R9、R10とからバンドギャップ電圧発生回路Aを構成し、MOSトランジスタM1、M2とMOSトランジスタM3、M4とから電圧比較器Bを構成し、比較結果の電圧によりMOSトランジスタM5、M6を駆動してダイオードD3、D4と抵抗R9、R10に電流を帰還する構成とする。C2はコンデンサであり、回路の帰還構成による発振を防止するための低域通過フィルタを構成している。

【0013】そして、この基準電圧発生回路は、電圧源VDDにソースが共通接続され、ドレインから略等しい値の出力電流を取り出すMOSトランジスタ対M5、M6と、ダイオードD4と抵抗R9の直列接続回路にMOSトランジスタ対M5、M6の一方M5の出力電流が与えられ、この直列接続回路に発生した電圧に、零を含む所定の電圧が付加された電圧を出力する第1の縦続接続回路と、ダイオードD3にMOSトランジスタ対M5、M6の他方M6の出力電流が与えられ、このダイオードD3に発生した電圧に所定の電圧が付加された電圧を出力する第2の縦続接続回路と、第1の縦続接続回路および第2の縦続接続回路の出力電圧を比較して出力部から差電圧を取り出すため、MOSトランジスタ対M1、M2およびMOSトランジスタ対M3、M4により構成し

た比較器と、この比較器の出力部に接続され、たとえばコンデンサC2とMOSトランジスタ対M3、M4の出力インピーダンスとにより、差電圧を平滑化して平滑電圧をMOSトランジスタ対M5、M6の各ゲートに出力するフィルタ回路と、MOSトランジスタ対M5、M6、第1の縦続接続回路、第2の縦続接続回路、比較器およびフィルタ回路で閉ループを構成し、第1の縦続接続回路および第2の縦続接続回路の所定の電圧が付加された電圧を出力電圧としている。

【0014】以上のように構成されたこの実施の形態の基準電圧発生回路について以下、その動作を説明する。ダイオードD1とD2の設計サイズ、または電流値に差を付けることで電圧差が生じる。この電圧差を第1の抵抗R9で電流に変換する。この変換した電流を第2の抵抗R10で増幅し、ダイオードD4、R9に発生する電圧との和をとるとバンドギャップ電圧として知られる電圧、約1.2Vが発生する。同様に、ダイオードD3の電圧と第2の抵抗R10に発生する電圧の和にもバンドギャップ電圧が発生する。図1においては、出力端子V_{BG1}、V_{BG2}にそれぞれバンドギャップ電圧として発生する。これらの電圧を利用して、MOSトランジスタM1、M2を差動動作させると、安定した動作が可能であり、その電圧差を0とするような帰還ループを構成すれば、安定な電源として動作する。またカレントミラーを構成するMOSトランジスタM3、M4を負荷として構成すると、オペアンプと同程度の大きさの利得、1000倍(60dB)程度を簡単に得ることができる。この出力電圧でMOSトランジスタM5、M6を駆動してダイオードD1、D2および抵抗R9、R10に帰還した構成にすると安定したバンドギャップ電圧を得ることができる。一方、動作電圧を考察すると、これはバンドギャップ電圧とM5またはM6のドレインソース間電圧の和で決定される。したがって、ドレインソース間は0.3V程度でM5、M6は飽和状態で動作可能であるから、電源電圧1.5V程度で十分動作することができる。

【0015】以上のように、この実施の形態によれば、バンドギャップ電圧を比較し差動動作するMOSトランジスタM1、M2と、MOSトランジスタM1、M2の電流を比較するカレントミラーを構成するMOSトランジスタM3、M4対と、カレントミラーに出力に現れた電圧で駆動されるMOSトランジスタM5、M6とを備えることにより、低電圧で安定に動作することができる。

【0016】なお、この実施の形態ではバンドギャップ

電圧発生回路Aを図1に破線で囲んだような構成としたが、別の実施の形態として図2に示すように抵抗R10を抵抗R11、R12に分割してそれぞれをダイオードD3、D4に直列に接続した構成でもよい。さらに別の実施の形態として、図3に示すように図2の抵抗R9、R11を抵抗R13、R14に統合した構成でもよい。さらに、直列の順序を変えることで、様々な構成が考えられる。

【0017】

【発明の効果】請求項1記載の基準電圧発生回路によれば、バンドギャップ電圧発生回路の各ダイオードに現れるバンドギャップ電圧の差分を第1のMOSトランジスタ対および第2のMOSトランジスタ対で検出し電圧増幅して、第3のMOSトランジスタ対でダイオード対に電流帰還することにより、低電圧の入力条件下で安定に動作することができる。

【0018】請求項2記載の基準電圧発生回路によれば、請求項1と同様な効果がある。

【図面の簡単な説明】

【図1】この発明の一実施形態における基準電圧発生回路図である。

【図2】そのバンドギャップ電圧発生回路の別の実施の形態の回路図である。

【図3】バンドギャップ電圧発生回路のさらに別の実施の形態の回路図である。

【図4】従来例の基準電圧発生回路図である。

【図5】別の従来例の基準電圧発生回路図である。

【図6】さらに別の従来例の基準電圧発生回路図である。

【図7】その演算増幅器の内部回路図である。

【符号の説明】

A ギャップ電圧発生回路

R9 第1の抵抗

R10 第2の抵抗

R1～R8 抵抗

R11～R14 抵抗

D3、D4 ダイオード対

D1、D4 ダイオード

M1、M2 第1のMOSトランジスタ

M3、M4 第2のMOSトランジスタ

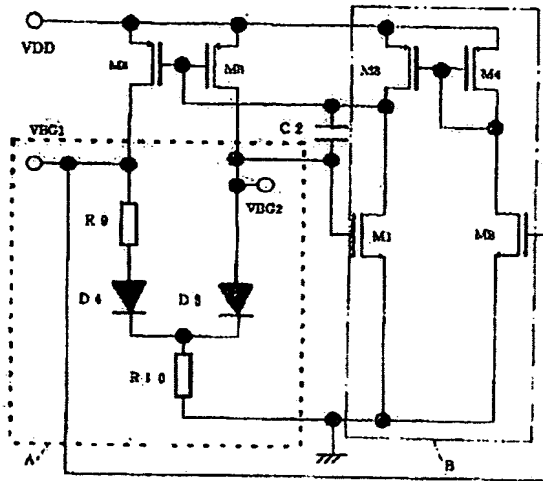
M5、M6 第3のMOSトランジスタ

M7～M17 MOSトランジスタ

C1、C2 コンデンサ

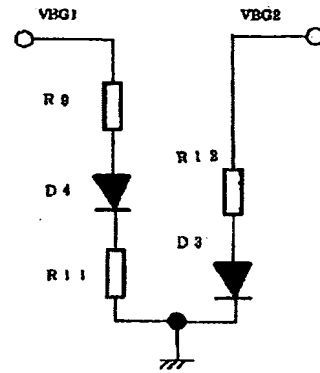
Q1～Q4 トランジスタ

〔図1〕



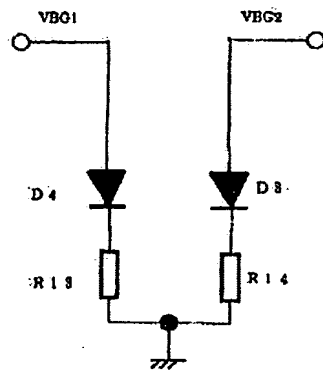
A…ギャップ電圧発生回路
 R9…第1の抵抗
 R10…第2の抵抗
 D3, D4…ダイオード対
 M1, M2…第1のMOSトランジスタ
 M3, M4…第2のMOSトランジスタ
 M5, M6…第3のMOSトランジスタ
 C2…コンデンサ

〔図2〕



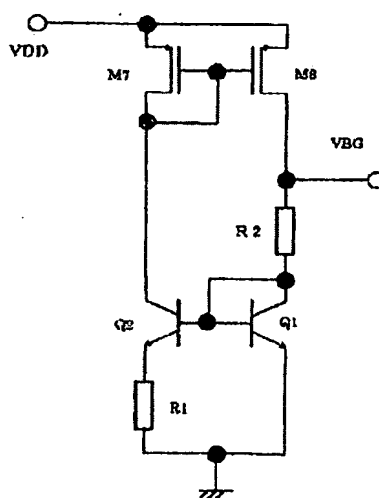
R9…第1の抵抗
 R11, R12…抵抗
 D3, D4…ダイオード対

〔図3〕



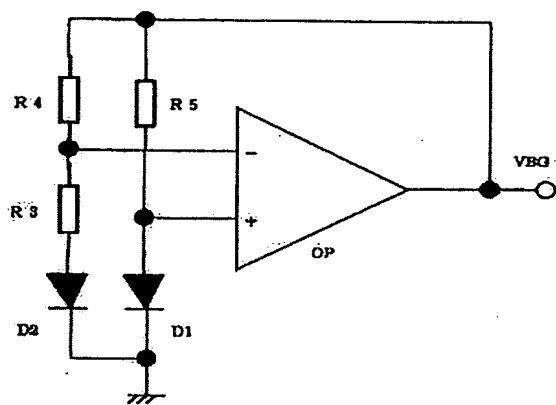
R13, R14…抵抗
 D3, D4…ダイオード対

〔図4〕



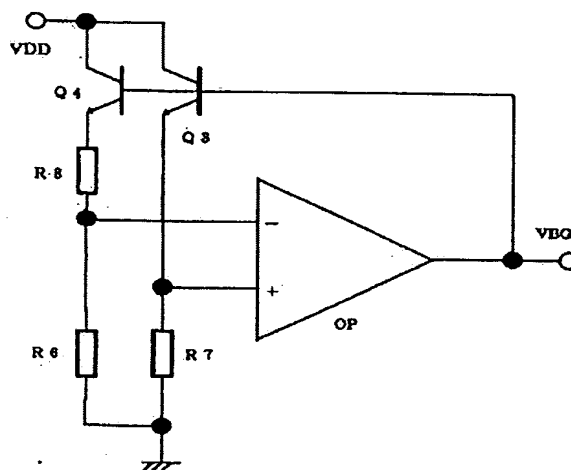
R1, R2…抵抗
 M7, M8…MOSトランジスタ
 Q1, Q2…トランジスタ

【図5】



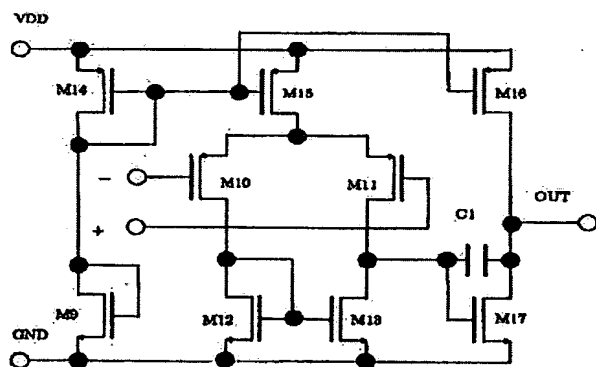
R3, R4, R5...抵抗
D1, D2...ダイオード

【図6】



R6, R7, R8...抵抗
Q3, Q4...トランジスタ

【図7】



M10~M17...MOSトランジスタ
C1...コンデンサ